

1 特点

- 4V-100V 输入电压范围
- 内置 120V/0.1Ω LDMOS
- 内置 100V 启动电路
- 集成无损电流采样
- 峰值电流和工作频率都可编程
- 内置软启动和斜坡补偿
- 精确设置输入欠压保护和回差
- 输出短路/过压保护、开环保护、过温保护
- 芯片工作结温-40°C~+125°C

2 应用领域

- 工业控制辅助电源
- BMS 辅助电源
- POE 电源
- 分布式电源

3 说明

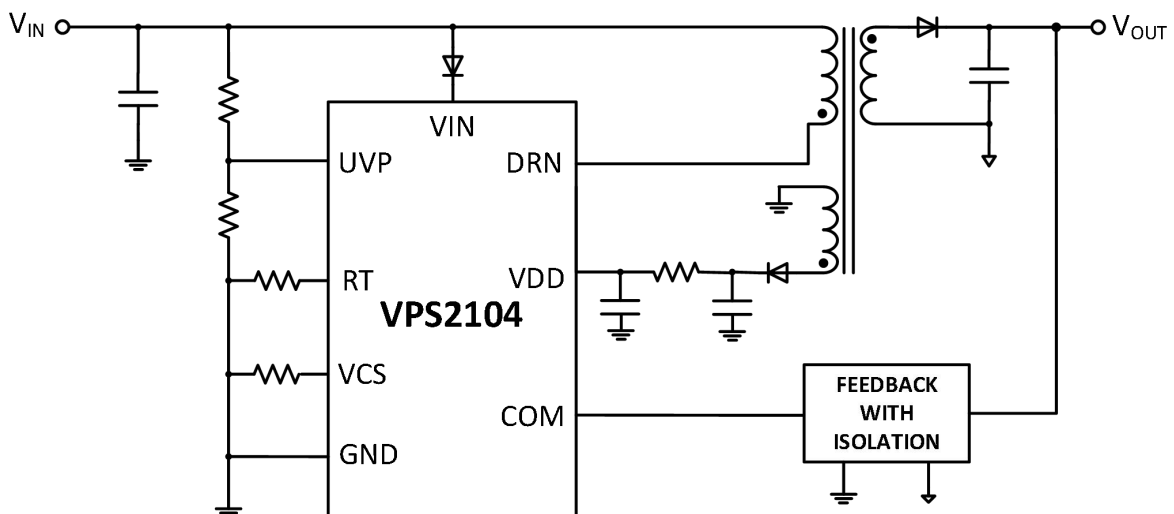
VPS2104/VPS2104N 是一款高集成度的小功率隔离式反激电源控制器。该器件内部集成了 4V-100V 的启动电路，集成 120V/0.1Ω-LDMOS 和“无损”峰值电流采样电路，只需简单的通过外接电阻即可实现峰值电流设置。

VPS2104/2104N 的最大工作频率可在外编程，能工作在 DCM 和 CCM 两种模式下，在轻负载时进行模拟降频以提高效率和减小空载功耗。为提高电源的可靠性，该器件还集成了一系列的保护功能，包括：输入欠压保护、输出短路保护、输出过压保护、过温保护。所有控制电路和功率 MOS 管都集成在单片晶圆上，所用先进 BCD 半导体工艺的器件耐高温可达 180°C，并采用增强散热封装能最大程度的降低产品的温升。

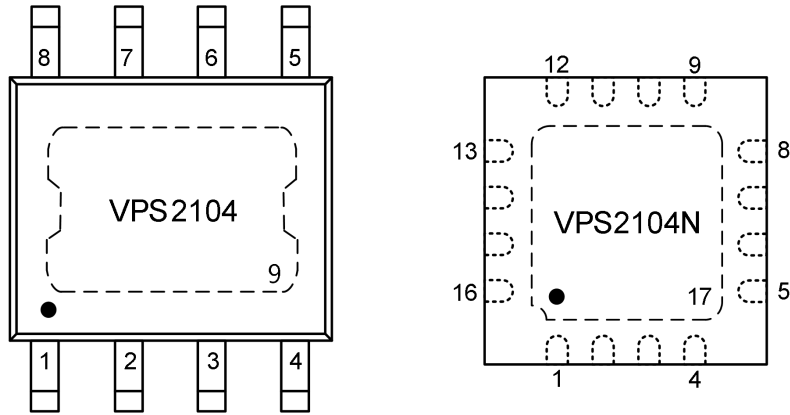
器件信息

型号	封装	尺寸	SPQ
VPS2104	ESOP8	5.0mm*6.0mm	2500
VPS2104N	QFN4*4	4.0mm*4.0mm	3000

4 简化应用



5 引脚功能图



顶视图

名称	编号		类型	描述
	ESOP8	QFN4*4		
VCS	3	1	I	峰值电流阈值设定引脚。连接几十 KΩ 的电阻到 GND，可设定内部无损电流采样的最大和最小峰值电流范围。
GND	4	2	P	芯片的参考地。此端口为内部控制逻辑的信号地，也是内置 LDMOS 功率管的源极。
GND	---	3	P	芯片的参考地。此端口为内部控制逻辑的信号地，也是内置 LDMOS 功率管的源极。
GND	---	4	P	芯片的参考地。此端口为内部控制逻辑的信号地，也是内置 LDMOS 功率管的源极。
NC	---	5	---	---
NC	---	6	---	---
NC	---	7	---	---
NC	---	8	---	---
DRN	5	9	O	内置 LDMOS 功率管的漏极。
DRN	---	10	O	内置 LDMOS 功率管的漏极。
DRN	---	11	O	内置 LDMOS 功率管的漏极。
VIN	6	12	I	芯片的高压供电输入引脚，通过它产生低压供电端口的低压电源 VDD。
UVP	7	13	I	欠压保护设定引脚。若 UVP 电压小于 0.56V 时，芯片被使能关断，所有功能被禁用；如果 UVP 引脚电压处于 0.78V 与 3.63V 之间时，则进入欠压保护状态，除了内部基准电源外其它功能均被禁用，同时此引脚提供 8uA 的下拉电流，配合外部连接的分压电阻以实现回差设置；若 UVP 引脚电压大于 3.63V 与所设回差电压之和时，芯片内部所有功能模块正常工作。
RT	8	14	I	最大工作频率设置引脚。从此端口连接一个 KΩ 级别的电阻到 GND，可设定最大工作频率。
COM	1	15	I	环路反馈引脚。此端口的电压控制芯片的峰值电流以及实现轻负载降频，需连接 RC 环路补偿电路到 GND 以保证环路的稳定性。
VDD	2	16	I	内部控制电路的低压供电端口。它具有电压钳位作用，钳位电压约为 6.6V，若钳位所吸收的电流超过 24mA，进入可自恢复的保护状态。
EP	9	17	P	裸焊盘，内部连接到 GND，将 EP 连接至大的接地区域，以增强散热。裸焊盘不作为电气连接点。

6 技术规格

6.1 绝对最大额定值

		最小值	最大值	单位
高压输入电压	V _{IN}	-0.3	100	V
LD MOS 管漏极电压	DRN	-0.3	120	V
电压范围	VCS、RT、UVP、COM	-0.3	6.6	V
	VDD	-0.3	7.5	V
UVP 钳位吸收电流	I _{UVP (sink)}		0.6	mA
最大工作结温	T _{JMAX}		150	°C
存储温度范围	T _{STG}	-55	150	°C

超过绝对最大额定值的应力可能会对器件造成永久性损坏。这些仅为应力额定值，并不意味着器件在这些或任何其他条件下的功能操作超出了推荐工作条件下的指示。长期暴露在绝对最大额定条件下可能会影响器件的可靠性。所有电压都与接地有关。电流为正输入，负输出。

6.2 ESD 能力

			数值	单位
V _(ESD)	抗静电能力	人体模式 HBM, per ESDA/JEDEC JS-001-2017;(Zap 1 pulse, Interval: >=0.1S)	±2000	V
		机器模式 CDM, per ESDA/JEDEC JS-002-2014	±1000	V

6.3 推荐工作条件

		最小值	典型值	最大值	单位
V _{IN} 输入电压	V _{IN}	(VDD-0.5V) ①		100	V
低压电源	VDD			6.6	V
功率管电流设置电阻	RCS	12			kΩ
输入欠压上拉电阻	R _{UVP2}	150			kΩ
工作结温	T _J	-40		125	°C

① V_{IN} 须大于 VDD-0.5V，防止电流从 VDD 倒灌至 V_{IN}。

6.4 电气性能参数

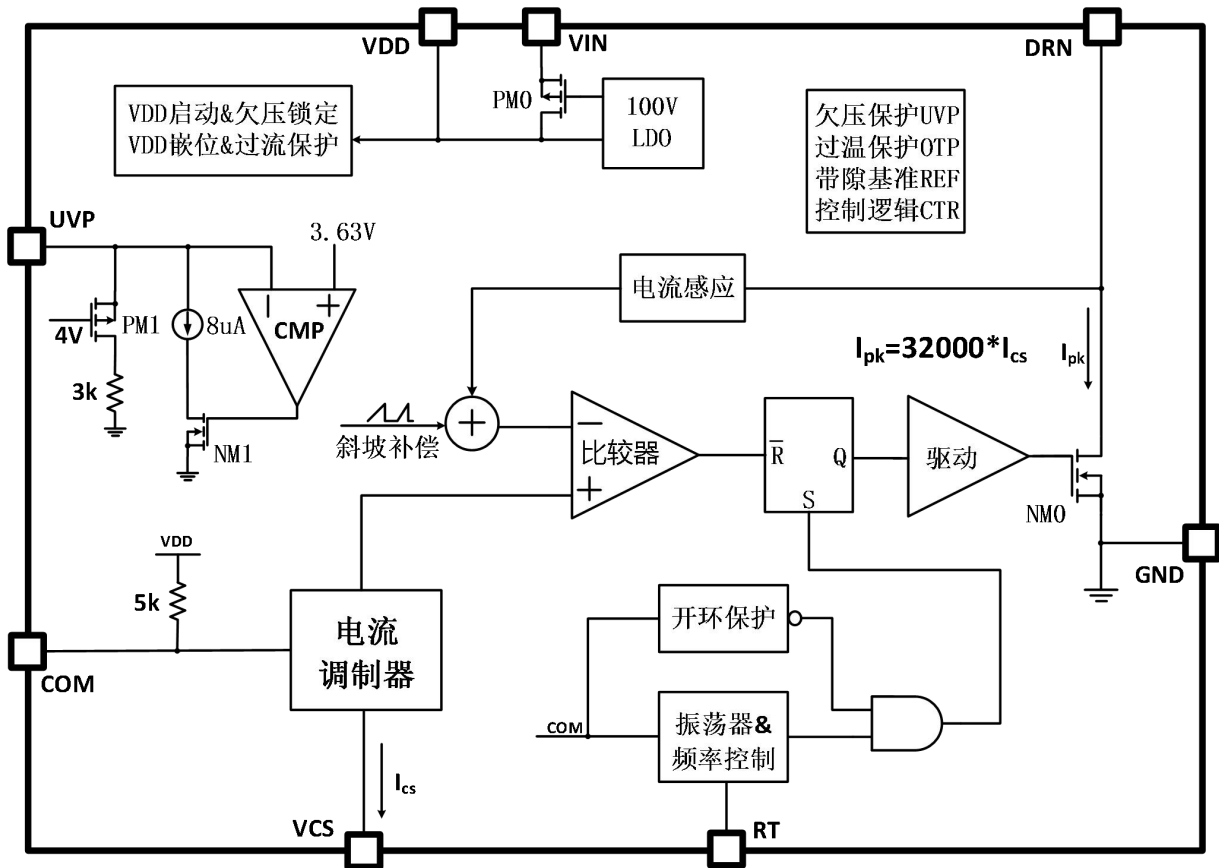
在没有特别说明情况下，以下参数在 $V_{IN}=10V$ ，温度 $T=25^{\circ}C$ 取得。

符号	参数	测试条件	最小	典型	最大	单位
输入引脚 VIN						
V_{IN}	输入电压范围		4		100	V
$I_{VIN(MAX)}$	最大供电电流	$V_{DD}=4V$		30		mA
I_{SD}	使能关断电流	$UVP=0V$		0.2	1	uA
电源端口 VDD						
$V_{DD(ON)}$	启动电压	$V_{UVP}>3.6V$, V_{IN} 上升		3.7		V
$V_{DD(OFF)}$	欠压锁定	$V_{UVP}>3.6V$, V_{IN} 下降		3.1		V
I_Q	静态功耗	$FB=0V$	1.6	2.3	3	mA
V_{INTVDD}	VIN 到 VDD 的稳定电压	$V_{VIN}=10V$, $V_{DD}=Open$	4.0	4.3	4.8	V
$V_{DD(CLAMP)}$	钳位电压	$V_{UVP}=4V$, 20mA 电流注入 VDD		6.6		V
$I_{VDDOVP(sink)}$	保护时吸收的电流		18	24	30	mA
$I_{VDDHYS(sink)}$	撤销保护时吸收的电流回差			9		mA
输入欠压引脚 UVP						
V_{UVP}	欠压保护比较电压		3.40	3.63	3.80	V
$V_{UVP(CLAMP)}$	引脚被钳位电压	$I_{UVP}=0.6mA$ 注入 UVP 引脚	5.0	5.3	5.6	V
$I_{UVP(sink)}$	保护后从 UVP 抽取的下拉电流	$V_{UVP}=3V$	6.4	8.0	9.6	uA
$V_{EN(ON)}$	使能开通内部 LDO 的阈值电压	V_{UVP} 电压从低往高		0.78		V
$V_{EN(OFF)}$	使能关闭内部 LDO 的阈值电压	V_{UVP} 电压从高往低		0.56		V
$I_{VIN(UVP)}$	已欠压保护，但是没有关断内部 LDO 时 VIN 的静态电流	$V_{UVP}=3V$, $V_{DD}=Open$		1.23		mA
最大工作频率设定引脚 RT						
$V_{REF(RT)}$	引脚处的基准电压		1.965	2.000	2.035	V
F_{OSC1}	校准典型频率	$R_T=33k\Omega$	276	300	324	kHz
F_{OSC2}	向上设置频率	$R_T=14k\Omega$	643	707	770	kHz
F_{OSC3}	向下设置频率	$R_T=100k\Omega$	86	99	112	kHz
电流设置引脚 VCS						
$V_{CS(MAX)}$	最大阈值电压		1.96	2.000	2.04	V
$V_{CS(MIN)}$	最小阈值电压			0.24		V
k_{CS}	功率管电流与 VCS 电流之间的比例系数		27200	32000	36800	A/A
环路反馈引脚 COM						
$V_{COM(OPEN)}$	最大输出电压			VDD		V
	上拉电阻			5		k Ω
$I_{COM(SHORT)}$	短路电流	$COM=0V$, $V_{DD}=4.5V$		0.9		mA
内置功率 MOS 管漏极 DRN						
B_{VDS}	功率 MOS 耐压				120	V
I_{LKG}	开关管漏电流	$V_{DRN}=100V$		0.1	0.5	uA

R _{DS(ON)}	导通电阻	T=20°C, I _{PK} =1.5A	100		mΩ	
		T=100°C, I _{PK} =1.5A	170		mΩ	
f _{MIN}	最小工作频率		7.2	8	8.8	kHz
t _{ON(MIN)}	最小导通时间			200		nS
t _{ON(MAX)}	最大导通时间		7.1	7.9	8.6	uS
其它保护功能						
OTP	过温保护阈值	温度从低往高上升		162		°C
	温度回差	温度从高往低下降		28		°C
OLP	开环保护触发时间	COM 引脚电压持续大于 3.6V		2 ¹⁴		Tsw
	保护后的休息时间			419		mS
t _{SS}	软启动时间	平均开关频率 300kHz		5		mS

7 功能及原理

7.1 功能框图



7.2 PWM 控制模式

在内部时钟产生的开启时序作用下，功率 MOS 管开通，它的漏极电压降到很小，那么输入电压 VIN 加到变压器原边绕组上，产生励磁电流，并且逐渐增加。在芯片内部会通过功率 MOS 管感应励磁电流的大小，并且与 VCS 引脚电流 I_{CS} 按照比例系数 k_{CS} 进行比较，当励磁电流大于 $I_{CS} * k_{CS}$ 时关断功率管，之后变压器电流流向输出端。VCS 引脚的电压是由误差放大器 EA 的输出电压通过内部的电流调制器调制而成，这样不仅可以应用的需要设计峰值电流大小，而且由于在稳态下 VCS 处电压是直流信号，易于 PCB 布板。VPS2104/2104N 的 VCS 引脚电压与 EA 的输出电压 V_{EA} 之间的关系是：

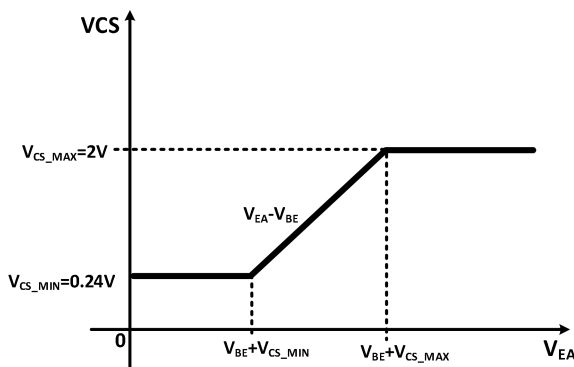


图 7.2

图中 V_{BE} 是二极管压降，典型值为 0.7V， $V_{CS(MAX)}$ 和 $V_{CS(MIN)}$ 分别是最大峰值和最小峰值限定的阈值电压。

所以，逐个周期控制的励磁电流由 EA 输出电压 V_{EA} 来控制，电压 V_{EA} 是电压环路中的占空比调制电压，在它的作用下使得开关电源的输出电压稳定。

7.3 PFM 控制模式

为了提高轻负载效率和减小空载功耗，VPS2104/2104N 具有模拟降频功能。随着开关电源负载的减小，电压 V_{EA} 也逐渐减小，负载大约下降到最大输出功率的 30% 时工作频率开始随着电压 V_{EA} 减小而减小，在极轻负载时限定最小开关频率 f_{MIN} ，从而需要限定最小负载避免输出电压飘高。

7.4 VDD 电压管理

从 VIN 到 VDD 是一个以 P 型沟道 MOS 管 PM0 作为功率管的低压差 LDO，PM0 耐压高达 100V，可在 VDD 处产生稳定输出电压 4.5V。VPS2104/2104N 有两种供电方式：第一种是自供电方式，芯片的 VIN 与开关电源的输入正连接，在 VDD 产生的低压电源为内部控制电路供电，这种方式简单直接；第二种是辅助绕组供电的方式，电路如下图 7.4，在变换器启动阶段由 LDO 供电，待输出电压建立后由辅助绕组反馈供电，这种方式可减小功耗和实现输出过压保护功能。

辅助绕组供电的方式在设计上需要注意一下三点：

①、一般情况下需要在 VIN 端口外围串联二极管 DPBF，用以防止电流从 VDD 经过 PM0 的寄生体二极管倒灌至输入端，通过体二极管的电流容易产生寄生效应损坏芯片。若输入电源电压存在快速变化的情况，例如快速开关机，须串接 DPBL；若像电池这样的输入源不存在电压快速变化，可考虑不串接；

②、需要适当设计变压器的辅助绕组反馈电压，使得开关电源在正常输出时辅助绕组的反馈电压大于 4.5V，那么内部 LDO 自动关闭，由辅助绕组来供电。由于漏感尖峰等原因，辅助绕组的电压不能精确地设计，从而建议增加一个 RC 电路后再连接芯片的 VDD 端口，RVDD 和 CD1 为所加的 RC 电路；

③、适当设计辅助绕组反馈电压以实现过压保护。VDD 钳位电压约为 6.6V，当因钳位而吸收的电流超过 21mA 时，芯片停止开关，进入保护状态（加上芯片自身功耗 2.4mA，流入 VDD 引脚的电流大约为 24mA）；当钳位吸收电流再次小于 9mA 时，撤销保护状态，延迟 419ms 后重新开关功率管，并且具有软启动过程。VDD 引脚处的稳态电压（电容 CD1 上的电压）设计在 4.8~5.8V 之间，既可以保证 LDO 关闭，又不会因为钳位作用而增加空载功耗。合理设计 RVDD 可提高 CD2 电压范围以方便辅助绕组 NA 匝数的设计和开关电源输出过压保护电压，一般 RVDD 处于 0.1~1kΩ。

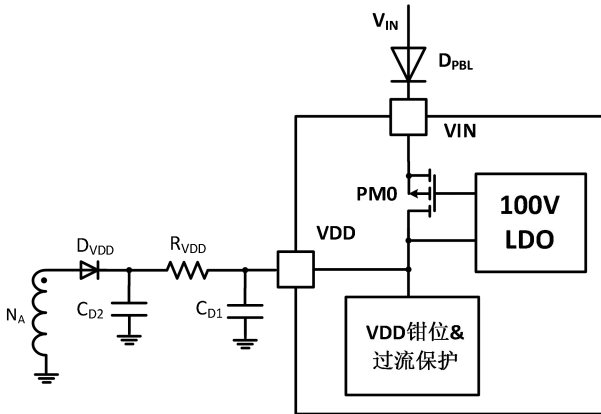


图 7.4

7.5 输入欠压保护功能 UVP 设置

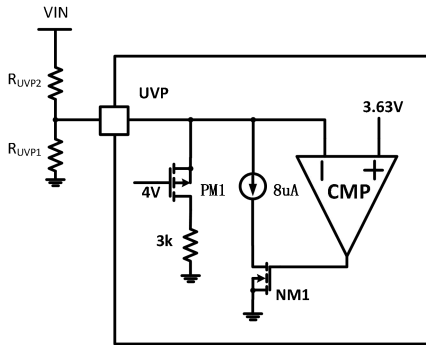


图 7.5

UVP 引脚主要用于设置芯片的欠压锁定门限,可通过选取合适的分压电阻实现精准的欠压保护工作点与输入电压回差控制。同时,此引脚也可直接用作 ON/OFF 控制,只需将 UVP 引脚电压控制在 0V~0.56V 范围内即可控制芯片停止工作;当 UVP 引脚电压大于 0.78V 则恢复正常工作。

当 UVP 引脚电压下降到 3.63V 时,将会触发芯片的欠压锁定功能,与此同时将在 UVP 引脚产生额外的吸收电流,此电流的大小为 8uA,该电流与芯片外部分压电阻的作用下可产生一定

的电压回差。UVP 具有钳位功能,允许吸收的电流为 0.6mA,建议上拉电阻 $R_{UV P2} \geq 150k\Omega$ 。

输入欠压保护门限与恢复电压可通过以下公式计算:

$$V_{IN(UVP+)} = \frac{3.63V \cdot (R_{UV P1} + R_{UV P2})}{R_{UV P1}} + 8\mu A \cdot R_{UV P2}$$

$$V_{IN(UVP-)} = \frac{3.63V \cdot (R_{UV P1} + R_{UV P2})}{R_{UV P1}}$$

7.6 峰值电流检测阈值 VCS 设置

VPS2104/2104N 内部设有“无损”峰值电流采样功能,芯片内部在功率 MOS 管的漏-源极两端设置了差分电流放大器,当功率 MOS 管处于开通状态时会开始进行峰值电流检测,在 VCS 【3】引脚通过一个电阻连接到 GND 可设定芯片内部峰值电流检测阈值。功率 MOS 管的工作电流与从 VCS 【3】引脚流经 RCS 电阻的电流的比例关系为 32000 倍。

Rcs 的取值可参照以下公式计算:

$$R_{CS} = 32000 \times \frac{V_{CS(MAX)}}{I_{PK}}$$

其中:

$V_{CS(MAX)}$ 为 VCS 引脚的最大阈值电压,典型值为 2V;

I_{PK} 为反激变换器原边绕组的最大峰值电流。

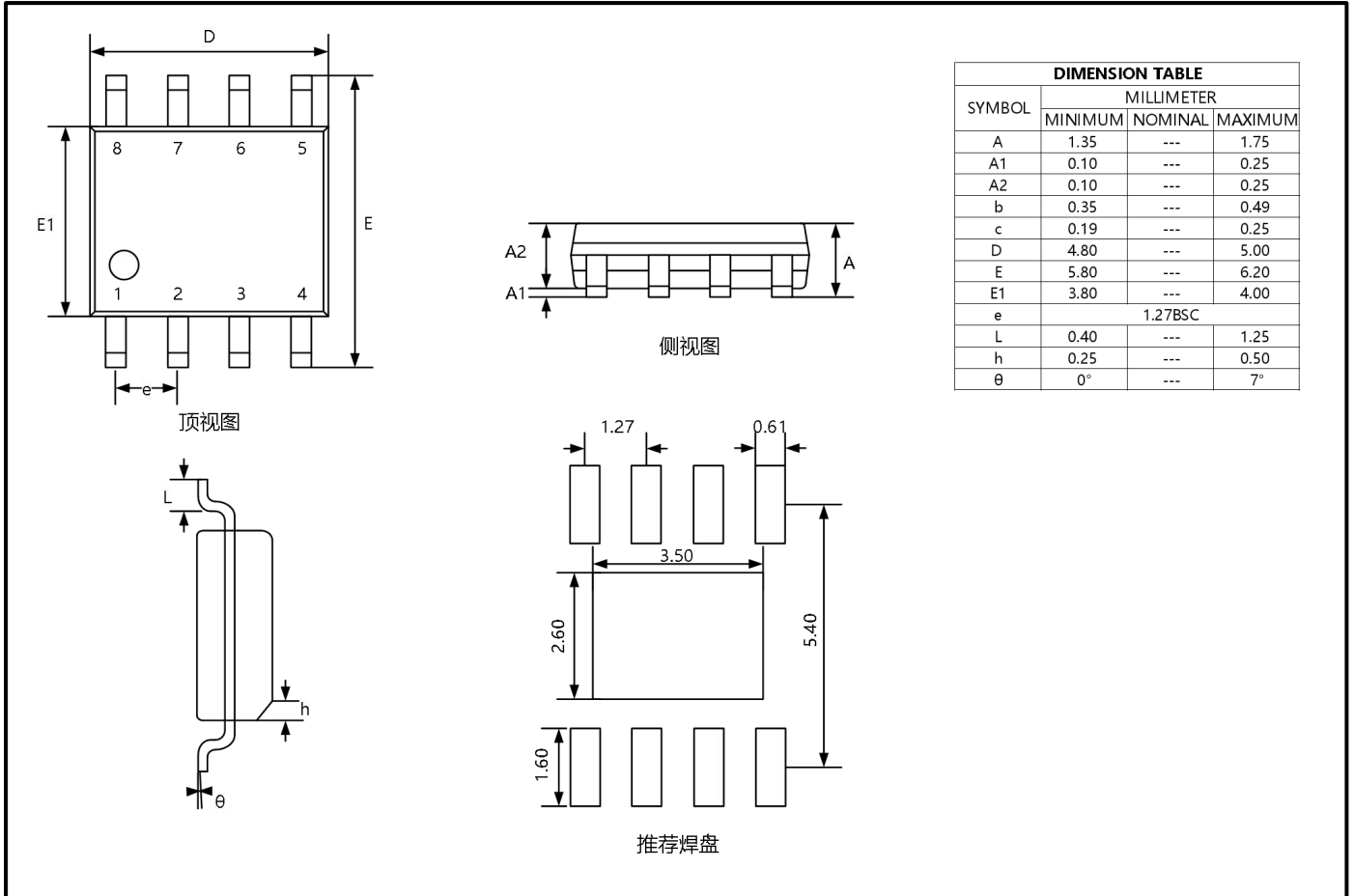
7.7 最大工作频率设置

VPS2104/2104N 最大工作频率(模拟降频功能未起作用时的频率)可通过 RT 引脚外围电阻 RT 来编程,RT 引脚处的基准电压为 2V,它在电阻 RT 上产生的基准电流与内部张弛振荡器的充放电电流成比例,频率设定公式是:

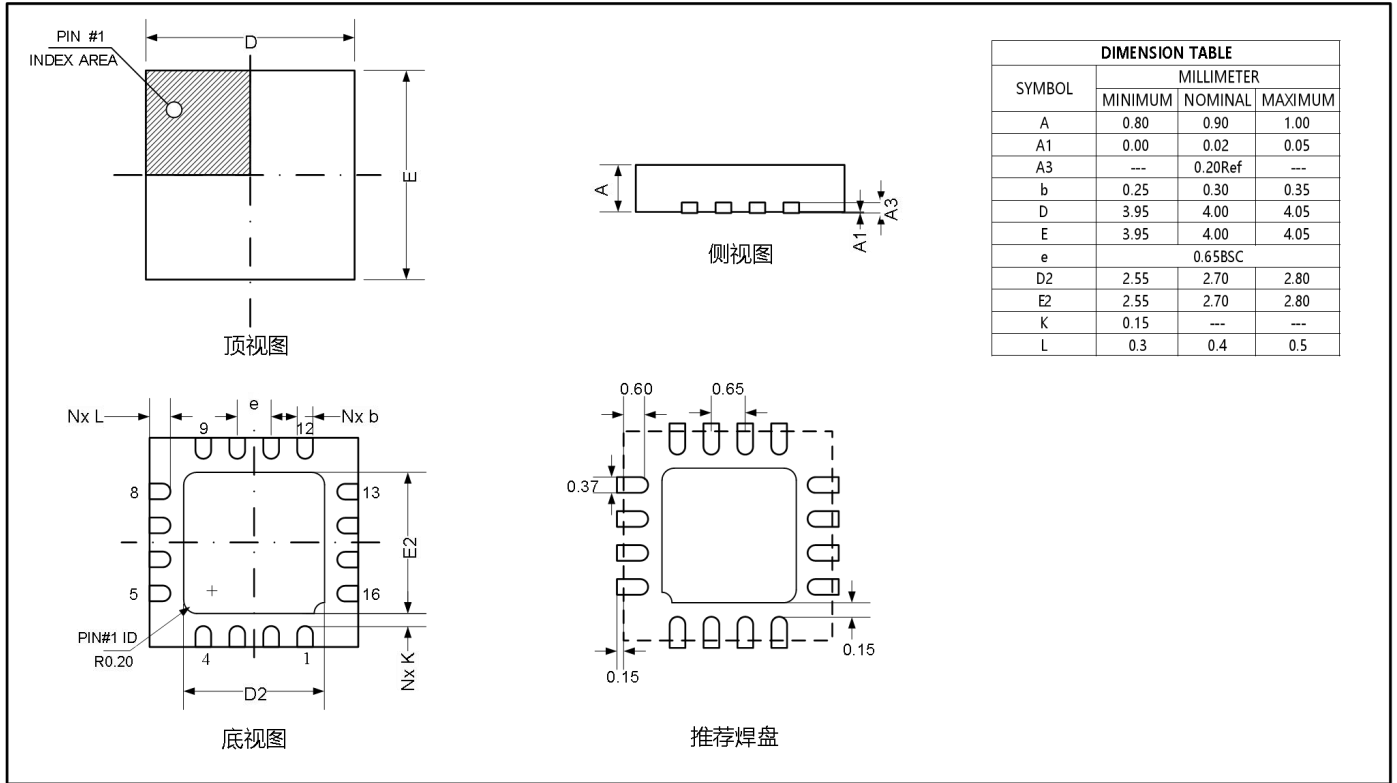
$$F_{osc} = \frac{9900}{R_T(k\Omega)} (kHz)$$

8 封装信息

8.1 ESOP8



8.2 QFN4*4



9 订购信息

器件	封装形式	管脚数	数量	丝印*	MSL 等级
VPS2104	ESOP-8	8	2500	VPS2104 XXX	MSL-3
VPS2104N	QFN4*4	16	3000	VPS2104N XXX	MSL-3

*丝印说明:

VPS——公司代号

2104/2104N——产品型号

XXX——产品追溯识别码